

Sistemas y Aplicaciones
Informáticas

Tema 04. Memoria Interna. Tipos.
Direccionamiento. Características y
Funciones.

1. ÁMBITO DE DOCENCIA.....	3
2. MEMORIA INTERNA.....	3
2.1. ARQUITECTURA DE VON NEUMANN.....	3
2.2. DESCRIPCIÓN DE LA MEMORIA INTERNA. CARACTERÍSTICAS.....	3
2.3. CLASIFICACIÓN.....	4
2.3.1. Según la permanencia de la información.....	4
2.3.2. Según sus propiedades de lectura/escritura.....	4
2.3.3. Según su método de acceso.....	5
3. TIPOS DE MEMORIA INTERNA.....	5
3.1. MEMORIA PRINCIPAL.....	5
3.1.1. Características y funciones.....	5
3.1.2. Estructura física.....	5
3.1.2.1. Chips de memoria.....	5
3.1.2.2. Módulos de memoria.....	6
3.1.2.2.1. Características.....	6
3.1.2.2.2. Tipos de módulos.....	7
3.1.2.3. Tecnologías DRAM.....	7
3.1.3. Direccionamiento físico.....	8
3.2. MEMORIA CACHE.....	8
3.2.1. Características y funciones.....	8
3.2.2. Componentes y organización de la información.....	9
3.2.3. Funcionamiento.....	9

1. **Ámbito de docencia.**

- Sistemas informáticos monousuario y multiusuario (ASI 1).
- Sistemas informáticos multiusuario y en red (DAI 1).
- Instalación y mantenimiento de equipos y sistemas informáticos (ESI 1).

2. **Memoria interna.**

2.1. **Arquitectura de Von Neumann.**

- La arquitectura de un ordenador es el conjunto de funcionalidades y características que ofrece al usuario, mientras que su estructura está formada por los componentes lógicos que llevan a cabo dichas funcionalidades. La tecnología de un ordenador es una versión concreta de la estructura que determina los componentes físicos que se van a utilizar y cómo se van a interconectar.
- La arquitectura de Von Neumann se caracteriza por lo siguiente:
 - * El ordenador dispone de una memoria principal en la que se almacenan simultáneamente instrucciones y datos sin una distinción explícita. Se puede acceder a la información contenida en la memoria especificando la dirección donde se encuentra almacenada.
 - * Las instrucciones están formadas por un código binario que indica una operación determinada, y los datos están representados por los operandos de la instrucción. El código de la instrucción define la cantidad y el modo de acceso a los operandos.
 - * Las instrucciones se ejecutan una tras otra según su posición en la memoria, aunque existe la posibilidad de romper el flujo secuencial mediante instrucciones de salto. Para ello se dispone de un registro que almacena la dirección de la siguiente instrucción a ejecutar.

2.2. **Descripción de la memoria interna. Características.**

- La memoria interna se encarga de almacenar las instrucciones y los datos que procesa la CPU, y se encuentra físicamente dentro del ordenador. Está formada por celdas en las cuales se almacena la información. Cada celda está definida por su dirección de memoria. Para acceder a la información, se ha de referenciar la dirección de la celda de memoria que se desea tratar.
- En función del tipo de memoria, se pueden realizar dos operaciones:
 - * *Lectura.* Consiste en recuperar la información de una dirección de memoria determinada.
 - * *Escritura.* Consiste en almacenar la información en una dirección de memoria determinada.
- Las características que permiten diferenciar una memoria de otra son las siguientes:
 - * *Capacidad.* Es la cantidad de información que se puede almacenar en la memoria. La unidad más pequeña de información en un sistema digital es el bit, que sólo puede tomar dos valores que se representan como cero y uno. La capacidad de una memoria normalmente se expresa en las siguientes unidades:
 - **Byte.** Grupo de ocho bits que representa en su conjunto una determinada información.
 - **Palabra.** Es la cantidad total de información que se transmite en un proceso de lectura o escritura en la memoria en un momento determinado. Su longitud depende de la arquitectura del ordenador y suele ser de 16, 32 ó 64 bits.
 - **Múltiplos de bytes.** Se emplean los Kilobytes (1 KB = 1024 bytes), los Megabytes (1 MB = 1024 KB) y los Gigabytes (1 GB = 1024 MB).

- * *Tiempo de escritura.* Es el tiempo que transcurre entre el instante en que aparece en sus entradas la información a grabar y el instante en que dicha información queda registrada.
- * *Tiempo de lectura.* Es aquel que transcurre entre el instante en que se proporciona la dirección de la información a leer y el instante en que se encuentra disponible en la salida.
- * *Tiempo de acceso.* Se define como la media de los tiempos de lectura y escritura. Es el tiempo máximo que se tarda en leer o escribir el contenido de una posición de memoria.
- * *Tiempo de ciclo.* Después de una operación de lectura o escritura, es necesario un tiempo antes de realizar una nueva operación. El tiempo de ciclo es la suma de este tiempo más el de acceso, o el tiempo mínimo que debe transcurrir entre una operación y la siguiente.
- * *Ancho de banda.* También denominado velocidad de transferencia, es la cantidad de información que puede ser transferida por unidad de tiempo, expresada en Bytes/s.

2.3. Clasificación.

2.3.1. Según la permanencia de la información.

- **Memorias volátiles.** Se trata de memorias que necesitan alimentación eléctrica para mantener la información. Suelen estar formadas por materiales semiconductores y son rápidas.
- **Memorias no volátiles.** Se trata de memorias que no necesitan alimentación eléctrica para mantener la información de manera indefinida. Son más lentas que las volátiles.

2.3.2. Según sus propiedades de lectura/escritura.

- **Memorias de lectura y escritura (*Random Access Memory, RAM*).** Son memorias de acceso aleatorio formadas por semiconductores que permiten la lectura y la escritura, y se caracterizan además por ser memorias volátiles con un tiempo de acceso corto. Existen dos tipos de RAM:
 - * *DRAM* o *RAM dinámicas.* Son memorias RAM formadas por condensadores (uno por bit) que en su funcionamiento normal se descargan, por lo que cada cierto tiempo fijo es necesario refrescar su carga. A este proceso se le denomina ciclo de refresco, y es llevado a cabo por el controlador de memoria integrado en un chip de la placa base. No permiten acceder a la información que contienen mientras la memoria está siendo refrescada.
 - * *SRAM* o *RAM estáticas.* Son memorias RAM formadas por biestables, que son circuitos secuenciales que mantienen su estado siempre que no se interrumpa la alimentación, existiendo un biestable para cada bit. Son más caras y más rápidas que las DRAM.
- **Memorias de sólo lectura (*Read Only Memory, ROM*).** Son memorias de acceso aleatorio formadas por semiconductores que sólo permiten la operación de lectura. A diferencia de las memorias RAM, no son volátiles sino que están programadas durante el proceso de fabricación y no pueden volver a escribirse. Se suelen utilizar para almacenar los programas necesarios para el funcionamiento del sistema. El tiempo de acceso es superior al de la RAM.
- **Memorias de lectura preferente.** Son memorias que están diseñadas esencialmente para ser leídas, pero su información puede ser regrabada. Algunas de estas memorias necesitan ser retiradas del ordenador para poder ser grabadas. Existen varios tipos:
 - * *Memoria PROM (*Programable ROM*).* Es una variante de la memoria ROM que puede ser programada por el usuario mediante un dispositivo externo de escritura. Una vez que la PROM ha sido grabada ya no puede cambiarse, por lo que se convierte en ROM.

- * *Memoria EPROM (Erasable PROM)*. Permite grabar y borrar su contenido varias veces. Esta memoria está sin programar y se graba fuera del ordenador, permitiendo después sólo su lectura. La programación se realiza aplicándole una tensión determinada sólo a las celdas donde se quiera escribir un bit. Para borrar la celda se anula la carga almacenada por medio de rayos ultravioletas a través de una pequeña ventana en la parte superior del chip. El inconveniente es que tiene que borrarse toda la información de la memoria.
- * *Memoria EEPROM (Electrical Erasable PROM)*. Es una EPROM borrable mediante impulsos eléctricos. Se diferencia de la EPROM en que pueden borrarse bits individuales. El borrado se realiza aplicando la misma tensión que para la programación, pero en sentido contrario, provocando la eliminación de la carga.
- * *Memoria Flash*. Es un tipo de memoria programable por software. Sólo tienen un transistor por cada celda, y el borrado se hace en todos los transistores simultáneamente, con el consiguiente aumento de velocidad de borrado. Permite la lectura y la escritura en cualquier momento sin necesidad de dispositivos externos, con la ventaja adicional de no ser volátil.

2.3.3. Según su método de acceso.

- **Acceso secuencial**. Para acceder a una determinada posición de la memoria es necesario pasar por todas las posiciones precedentes mediante un recorrido lineal desde la posición inicial.
- **Acceso directo**. Permite acceder a una determinada posición de memoria directamente, y el resto de las operaciones se realizan mediante un recorrido lineal desde dicha posición.
- **Acceso aleatorio**. Permite acceder a una determinada posición de memoria directamente en el mismo tiempo que requeriría cualquier otra dirección escogida de forma aleatoria.
- **Acceso asociativo**. Para acceder a una determinada posición de memoria, se busca en toda la memoria al mismo tiempo una etiqueta asociada a dicha dirección de memoria.

3. Tipos de memoria interna.

3.1. Memoria principal.

3.1.1. Características y funciones.

- La memoria principal es el elemento funcional del ordenador donde deben almacenarse las instrucciones y los datos que procesa la CPU. Cualquier información que deba ser tratada por el procesador debe pasar por la memoria principal, que normalmente es de tipo DRAM.
- Independientemente de la memoria física utilizada, la CPU ve lógicamente la memoria principal como un conjunto de celdas donde leer y escribir, denominado mapa de memoria. Cada posición del mapa corresponde a una palabra y se numera consecutivamente mediante una dirección.
- La longitud de palabra de la memoria principal suele coincidir con la del procesador y con el ancho del bus de datos. La dirección de memoria es el número que identifica biunívocamente una palabra o un registro individual de la memoria. Si una memoria tiene un tamaño de N palabras, la dirección de cada una de ellas será un valor entero comprendido entre 0 y N-1.

3.1.2. Estructura física.

3.1.2.1. Chips de memoria.

- La memoria del sistema está formada por chips conectados con los buses del sistema a través de una serie de patillas, cada una de las cuales tiene una función determinada:

- * *Patillas de alimentación.* Permiten la alimentación eléctrica de los circuitos de la memoria.
 - * *Patillas del bus de direcciones.* Conectadas con el bus de direcciones para determinar la dirección que se desea leer o escribir.
 - * *Patillas del bus de datos.* Conectadas al bus de datos para enviar o recibir la información que se desea leer o escribir en la memoria.
 - * *Patillas del bus de control.* Conectadas al bus de control, recibe las señales de control por parte de la CPU. Entre otras están la patilla CS (chip select, activación de la memoria), las patillas OE y RW (activación de lectura y escritura respectivamente) y las patillas RAS y CAS (si la dirección de la memoria se divide en dos partes, indican la parte que se recibe).
- Los chips de memoria están formados por los siguientes elementos:
- * *Decodificador de direcciones.* Es un circuito decodificador que sirve para seleccionar la celda de memoria a la que se desea acceder. Está conectado con el bus de direcciones.
 - * *Registro de intercambio.* Conectado con el bus de datos, recibe los datos en las operaciones de lectura y los almacena en las de escritura.
 - * *Registro de direcciones.* Contiene la dirección de la posición de memoria a la que se accede.
 - * *Circuito de control.* Controla la operación de la entrada y la salida de información de la memoria a indicación de las líneas del bus de control.
 - * *Transductor de escritura.* Encargado de aplicar la energía adecuada para que se almacene un determinado valor (cero o uno) en las celdas de memoria.
 - * *Transductor de lectura.* Encargado de detectar el estado en el que se encuentra cada celdilla para determinar el valor (cero o uno) que almacenan.
 - * *Matriz de memoria.* Contiene las celdillas donde se va a almacenar la información.

3.1.2.2. Módulos de memoria.

3.1.2.2.1. Características.

- La memoria principal se agrupa en módulos que contienen chips de memoria DRAM. Esto permite configurar y reparar la memoria principal de manera muy simple. Se conectan al controlador de memoria del sistema, integrado en el *Memory Hub Controller (MCH)* o *NorthBridge*, soldado a la placa base o formando parte de la CPU.
- Los módulos de memoria actuales disponen de una pequeña memoria serie no volátil que permite la identificación de los parámetros del módulo. Esta información la usa el MCH para ajustar la frecuencia de trabajo del módulo. El controlador de memoria limita en gran medida las características de los módulos que se pueden emplear.
- Los módulos de memoria actuales presentan las siguientes características:
 - * *Encapsulado.* El encapsulado de los chips del módulo permite distinguir fácilmente entre distintos tipos de módulos por la ranura de la placa a la que van soldados.
 - * *Capacidad multicanal.* Es una característica del controlador de memoria que permite acceder a dos módulos a la vez, mejorando la velocidad de transferencia y el tiempo de ciclo. No obstante, suele obligar a emplear módulos idénticos dentro del mismo canal.
 - * *Detección y corrección de errores.* Los módulos de memoria están sujetos a errores transitorios que afectan a una o varias celdas sin causar daño físico. Para detectar y corregir

errores suelen emplearse códigos de redundancia ECC (*Error Correcting Code*) de manera transparente al módulo, pues es el controlador de memoria el que se encarga de gestionarlo.

- * *Registro de señales.* Cuando los módulos de memoria contienen gran cantidad de chips de memoria para tener una gran capacidad aparecen problemas eléctricos, y es necesario emplear un registro para cada señal de direcciones y control que recibe el módulo. Los módulos de memoria que disponen de esta característica se denominan *registered*. Los módulos de memoria más habituales no la incorporan y se denominan *unbuffered*.

3.1.2.2.2. Tipos de módulos.

- **Single In-line Memory Module (SIMM).** Se instalaban en parejas. Los terminales de conexión a la placa base de una cara del módulo se hallan conectados a sus homónimos en la cara opuesta:
 - * *SIMM de 30 pines.* Se empleaban en ordenadores con microprocesador Intel 386 y 486. Eran capaces de ofrecer 1, 2, 4 ó 16 MB. Podían transferir 8 bits de datos. Una CPU de 32 bits requería 4 módulos en cada banco de memoria.
 - * *SIMM de 72 pines.* Se montaban en ordenadores con procesador 486 y primeros Pentium. Se presentaban configuraciones de 4, 8, 16, 32, 64 MB. Podían transferir 32 bits de datos.
- **Dual In-line Memory Module (DIMM).** No necesitan instalarse en parejas. Presentan configuraciones de 32, 64, 128 MB... Pueden transferir 32 ó 64 bits de una vez. Los terminales de conexión de una cara están eléctricamente aislados de sus equivalentes en la cara opuesta. Esto permite mayor número de terminales y mayor capacidad de transferencia:
 - * *DIMM de 72 ó 144 pines.* Usado para SO DIMM (memoria para portátiles).
 - * *DIMM de 168 pines SDRAM.* Su velocidad varía entre los 66 y los 133 Mhz.
 - * *DIMM de 184 pines DDR-SDRAM.* Memoria DDR, Double Date Rate.
 - * *DIMM de 240 pines DDR2-SDRAM.* Memoria DDR2, Double Date Rate 2.
- **Rambus In-line Memory Module (RIMM).** Tiene 184 contactos y trabaja a velocidades entre 800 y 1066 MHz. Su uso es exclusivo para ordenadores con procesador Pentium IV.
- **Tarjetas PCMCIA.** Usadas para portátiles, con instalación externa.

3.1.2.3. Tecnologías DRAM.

- **FPM (Fast Page Mode).** Se podía leer por filas completas, lo que la hacía más rápida que la DRAM normal. Usada hasta en los primeros Pentium como SIMMs de 30 ó 72 contactos.
- **EDO (Extended Data Out).** Era una evolución de la FPM, incorporando varias innovaciones que permitían acelerar hasta un 15% la velocidad de acceso a memoria, como introducir nuevos datos mientras los anteriores están saliendo. Era común en los Pentium MMX y AMD K6, con refrescos de 50, 60 ó 70ns. Se instalaba en SIMMs de 72 contactos.
- **SDRAM (Synchronous Dynamic RAM).** Emplea una señal de reloj sincronizada con la de la CPU para coordinar las transferencias. Se usa en los Pentium II de menos de 350 MHz y en los Celeron. Se presenta en DIMMs de 168 contactos. En este tipo de memoria se habla de la frecuencia de trabajo, encontrando memorias a 100 MHz y 133 MHz.
- **DDR (Double Data Rate SDRAM).** Duplica el ancho de banda de la SDRAM, dado que aprovecha el estado alto y bajo de la señal de reloj para sincronizar las transferencias. Consigue duplicar la velocidad sin modificar la frecuencia del reloj.

- **DDR2 (Double Data Rate SDRAM 2)**. Son una mejora de las DDR, que permiten que en cada ciclo de reloj se realicen cuatro transferencias.
- **RDRAM (Direct Rambus DRAM)**. Similar a las DDR, pero aún más rápidas, consiguiendo velocidades parecidas a las de DDR2. Su problema es su formato propietario y su alto precio.

3.1.3. Direccionamiento físico.

- **Direccionamiento 2D**. La memoria es una estructura matricial, donde cada fila representa una palabra. Existen dos transductores, uno para la lectura y otro para la escritura, que se conectan a las celdas que forman cada palabra de memoria. Por ejemplo, si la memoria dispone de 4 palabras de 16 bits (4 filas y 16 columnas), existirán 16 pares de transductores que se conectarán a cada columna de la matriz, donde se encuentran todos los bits que forman la palabra.
- **Direccionamiento 3D**. La memoria es una estructura matricial estratificada en tantas capas como bits tiene cada palabra. La primera capa contiene todos los bits que ocupan la posición 0 en todas las palabras que constituyen la memoria, la primera capa contiene todos los bits que ocupan la posición 1 en todas las palabras que constituyen la memoria y así sucesivamente. Cada capa también tendrá dos transductores por cada columna de la matriz. La dirección de una palabra de memoria está dividida en dos partes iguales, una de las cuales indica una fila y la otra la columna. La unión de ambas da como resultado la lectura o escritura de los bits de todas las capas con el mismo número de fila y de columna.

3.2. Memoria caché.

3.2.1. Características y funciones.

- La memoria caché es una memoria volátil situada entre el procesador y la memoria principal de reducida capacidad y alta velocidad. Almacena la información de la memoria principal más frecuentemente utilizada por la CPU para agilizar la transmisión de datos entre ambos.
- La idea básica consiste en situar una memoria rápida, lo más próxima posible a la CPU, que contenga bloques de varias palabras de memoria principal, de forma que el acceso de la CPU a memoria tenga una duración cercana a la duración de un ciclo de reloj de la CPU. La caché no puede ser muy grande porque cuanto mayor sea su capacidad, mayor será su tiempo de acceso.
- La función principal de esta memoria es almacenar temporalmente la información antes de que sea solicitada. En situaciones normales un programa se ejecuta secuencialmente, de manera que se puede prever el dato que será necesario para cargarlo con antelación en la caché.
- Su implementación se realiza con memoria estática (SRAM), cuyo coste es más elevado. Se trata de una memoria asociativa, es decir, su acceso es por contenido y no por dirección. Normalmente su tamaño varía entre 64 y 256 KB, aunque en servidores su capacidad es superior.
- Actualmente los procesadores disponen de más de una caché, que pueden estar conectadas:
 - * *En serie*. La CPU se conecta a través del bus a la caché y ésta con la memoria, de manera que todo el traspaso de información entre CPU y memoria se realiza por medio de la caché.
 - * *En paralelo*. La caché se conecta al bus independientemente de la memoria principal, de modo que cuando un dato es solicitado, la señal se envía tanto a la memoria principal como a la caché. En caso de que se encuentre en la caché, el controlador se encarga de enviar una señal para que la memoria principal cancele la búsqueda.

- Las memorias caché de un procesador se distribuyen en los siguientes niveles:
 - * *Primer nivel (L1)*. Interna a la CPU. Es la más rápida y su tamaño es de 64 ó 128 KB.
 - * *Segundo nivel (L2)*. Externa a la CPU e interna al microprocesador dentro del encapsulado. Es de mayor tamaño que la L1, y su capacidad varía desde 128/256 KB hasta 2 MB.
 - * *Tercer nivel (L3)*. Externa al microprocesador, en la placa base.

3.2.2. Componentes y organización de la información.

- Una memoria caché tiene los siguientes componentes:
 - * *Memoria SRAM*. Zona de memoria donde se almacenan los datos.
 - * *Memoria de etiquetas*. Zona de la memoria donde se almacenan las etiquetas.
 - * *Controlador*. Es el encargado de gestionar la transferencia de la información entre la CPU y la memoria principal, y de la actualización de dicha información a demanda de la CPU.
- La información que contiene puede organizarse de varias maneras:
 - * *Caché totalmente asociativa*. En la caché se va guardando la información conforme va siendo solicitada, de manera que los datos de memoria principal se ubican dentro de la caché de manera aleatoria.
 - * *Caché asociativa de n vías*. La caché está dividida en varios bloques, por lo cual la información puede almacenarse en cualquiera de ellos.
 - * *Caché de correspondencia directa*. Los datos de la memoria principal se ubican en determinadas posiciones calculadas previamente y no aleatoriamente.
 - * *Caché sectorizada*. En este caso, cada etiqueta contiene varias direcciones, y a la totalidad de información que contiene se le denomina sector. Los sectores se dividen a su vez en líneas, que son las que contienen la información correspondiente a cada dirección.

3.2.3. Funcionamiento.

- Entre la caché y la memoria principal, la transferencia de información se realiza en bloques de varias palabras. Ambas memorias están divididas en bloques del mismo tamaño. Un bloque representa la longitud de una línea de la caché, y a cada una de ellas se le asocia una etiqueta.
- Cuando la CPU solicita un dato, el controlador de la caché accede a la memoria principal y almacena el bloque entero correspondiente en la caché. De esta manera, la próxima vez que la CPU necesite un dato, el controlador de la caché busca primero en la caché, ahorrándose los ciclos de reloj necesarios para el acceso a la memoria principal.
- La asignación de una línea de caché a un bloque de memoria puede realizarse de tres maneras:
 - * *Por correspondencia directa*. Cada bloque de memoria principal tiene su propia línea asignada. Las direcciones están formadas por *Etiqueta-Línea-Palabra*.
 - * *Correspondencia asociativa*. Cada bloque de memoria principal puede ir a cualquier línea de la caché. Las direcciones están formadas por *Etiqueta-Palabra*.
 - * *Correspondencia asociativa por conjuntos*. La caché se divide en varios conjuntos, cada uno de varias líneas. Un bloque de memoria principal va al conjunto que le corresponde en cualquiera de sus líneas. Las direcciones están formadas por *Etiqueta-Conjunto-Palabra*.
- Cuando una información (ya sean datos o instrucciones) es llevada a la caché, se almacena no sólo la información, sino también la dirección de la memoria principal donde se encuentra

ubicada. Al ser una memoria asociativa, la dirección de memoria principal tiene que ser asociada a una etiqueta. Cada etiqueta contendrá la dirección donde se encuentran los datos.

- Cuando se quiere leer la información, la CPU envía una dirección y el controlador de la caché busca en las etiquetas la presencia o ausencia de dicha dirección. Si la encuentra, se selecciona el lugar donde está la información correspondiente a esa dirección. En caso de que la dirección no esté, el controlador reemplaza la información contenida en la caché por la nueva solicitada.
- Si la caché está llena y es necesario cargar un nuevo bloque en la caché, es necesario decidir cuál de los bloques debe ser reemplazado. Para ello se pueden aplicar diferentes algoritmos:
 - * *LRU (Least Recently Used)*. Se reemplaza la línea que se usó hace más tiempo. Este algoritmo provoca muchos accesos al bus y obliga a llevar un bit de más reciente uso.
 - * *FIFO (First In First Out)*. Se reemplaza la línea que se cargó en memoria hace más tiempo. Se implementa mediante un algoritmo Round-Robin o un buffer circular.
 - * *LFU (Least Frequently Used)*. Se reemplaza la línea que se usa con menos frecuencia. Exige llevar un contador de uso en cada línea.
- Una vez modificado un dato en la caché, es necesario actualizarlo en la memoria principal. Existen distintas estrategias de actualización de la memoria:
 - * *Write-through (escritura inmediata)*. La información se actualiza en la memoria caché y en la memoria principal cada vez que se introduce una modificación. Se mantiene la integridad de los datos, ya que el contenido de los bloques contenidos en la caché son iguales a los situados en la memoria principal. Sin embargo provoca muchos accesos a memoria.
 - * *Write-back (escritura obligada)*. La actualización o escritura se realiza sólo en la caché y se cambia el valor de un bit denominado *dirty bit*. En el instante en que los datos modificados en la caché deben ser reemplazados por otros, son modificados también en la memoria principal. Sin embargo, existe el peligro de la falta de integridad de datos.
 - * *Buffered Write-through (escritura diferida)*. La actualización o escritura se realiza en la caché y los datos modificados se pasan a unos registros intermedios. El controlador se encarga de escribirlos en la memoria principal siguiendo la filosofía FIFO.